UNIVERSIDAD DE GRANADA

FACULTAD DE CIENCIAS

Propuesta TFG. Curso 2024/2025

GRADO: Grado en Ingeniería Electrónica Industrial

CÓDIGO DEL TFG: 205-072-2024/2025

1. DATOS BÁSICOS DEL TFG:

Título: Sistema basado en VHDL para la generación y análisis de paquetes de datos en una red Ethernet Gigabit bajo condiciones de tráfico intenso

Descripción general (resumen y metodología):

El objetivo de este trabajo es desarrollar un sistema basado en VHDL para la generación y análisis de paquetes de datos en una red Ethernet Gigabit bajo condiciones de tráfico intenso. El sistema permitirá la evaluación del rendimiento de la red, la detección de posibles cuellos de botella y la identificación de errores en la transmisión de datos. Se implementarán y simularán diferentes escenarios de tráfico para asegurar la robustez y eficiencia del sistema.

Metodología

1. **Revisión bibliográfica**: Estudio de conceptos fundamentales de redes Ethernet Gigabit y técnicas de generación y análisis de tráfico.
2. **Diseño del sistema**: Desarrollo del esquema general del sistema en VHDL, incluyendo módulos de generación de paquetes y análisis de tráfico.
3. **Implementación**: Codificación de los módulos en VHDL y su integración en una plataforma de desarrollo FPGA.
4. **Simulación**: Pruebas de simulación utilizando herramientas como ModelSim para validar el diseño y realizar ajustes necesarios.
5. **Pruebas en hardware**: Implementación del diseño en una FPGA y ejecución de pruebas con tráfico real para evaluar el desempeño del sistema.
6. **Análisis de resultados**: Recopilación y análisis de datos de las pruebas para identificar posibles mejoras y optimizar el rendimiento.
7. **Documentación**: Elaboración de la documentación final, incluyendo el informe del proyecto y conclusiones.

Tipología: Resolución de problemas en el ámbito de la ingeniería y la arquitectura.

Objetivos planteados:

1. Desarrollo de un generador de paquetes en VHDL: Crear un módulo en VHDL capaz de generar paquetes de datos conforme al estándar Ethernet Gigabit, configurable para diferentes tipos de tráfico y patrones de transmisión.
2. Implementación de un analizador de tráfico en VHDL: Diseñar un módulo en VHDL que analice los paquetes de datos recibidos, identificando errores, latencias y pérdida de paquetes bajo condiciones de tráfico intenso.
3. Integración en una plataforma FPGA: Implementar el diseño completo en una FPGA, asegurando que los módulos de generación y análisis de tráfico funcionen de manera eficiente en el hardware.
4. Simulación y validación del diseño: Utilizar herramientas de simulación para verificar el correcto funcionamiento de los módulos de generación y análisis de tráfico antes de la implementación en hardware.
5. Pruebas bajo condiciones de tráfico intenso: Realizar pruebas exhaustivas con tráfico real en la red Ethernet Gigabit, evaluando el rendimiento del sistema en términos de precisión, latencia y robustez.

6. Optimización del sistema: Identificar y aplicar mejoras en el diseño para optimizar el rendimiento del generador y analizador de paquetes, minimizando errores y maximizando la eficiencia en la transmisión y análisis de datos.
7. Documentación y presentación de resultados: Elaborar una documentación detallada del proceso de diseño, implementación, pruebas y resultados obtenidos, y presentar las conclusiones y posibles aplicaciones del sistema desarrollado.

Bibliografía básica:

- Diseño y análisis de circuitos digitales con VHDL. (2023). UNED - Universidad Nacional de Educación a Distancia. https://granatensis.ugr.es/permalink/34CBUA_UGR/1p2iirq/alma991014659410804990
- Merrick, R. (2024). Getting started with FPGAs : digital circuit design, Verilog, and VHDL for beginners. No Starch Press. https://granatensis.ugr.es/permalink/34CBUA_UGR/1p2iirq/alma991014668660804990

Recomendaciones y orientaciones para el estudiante:

Es aconsejable tener conocimientos básicos de programación, VHDL y herramientas desarrollo.

Plazas: 1

2. DATOS DEL TUTOR/A:

Nombre y apellidos: ANTONIO FRANCISCO DÍAZ GARCÍA

Ámbito de conocimiento/Departamento: ARQUITECTURA Y TECNOLOGÍA DE COMPUTADORES

Correo electrónico: afdiaz@ugr.es

3. COTUTOR/A DE LA UGR (en su caso):

Nombre y apellidos:

Ámbito de conocimiento/Departamento:

Correo electrónico:

4. COTUTOR/A EXTERNO/A (en su caso):

Nombre y apellidos:

Correo electrónico:

Nombre de la empresa o institución:

Dirección postal:

Puesto del tutor en la empresa o institución:

5. DATOS DEL ESTUDIANTE:

Nombre y apellidos:

Correo electrónico: