



## 1. DATOS BÁSICOS DEL TFG:

**Título:** Estudio de técnicas de hardware seguro con dispositivos reconfigurables

**Descripción general (resumen y metodología):**

En este trabajo fin de grado se pretende que el estudiante analice las principales técnicas de seguridad hardware en circuitos integrados (ICs), empleando para ello dispositivos reconfigurables de doble dopado (DDRFET). Se busca que el estudiante aplique estas técnicas a ICs sencillos a modo de ejemplo, evaluando la mejora en la seguridad frente a los principales ataques existentes y el coste de su implementación.

La metodología se puede dividir en:

1. **Revisión bibliográfica de técnicas de seguridad hardware:** IC Camouflaging, logic locking, split manufacturing, metering, entre otras.
2. **Revisión bibliográfica de dispositivos reconfigurables basados en doble dopado (DDRFET):** análisis de sus propiedades y potencial para aplicaciones de seguridad.
3. **Estudio de la viabilidad y aplicación teórica de técnicas de seguridad en circuitos seguros empleando DDRFETs:** evaluación conceptual de cómo estas técnicas pueden integrarse y mejorar la seguridad de los ICs.
4. **Demostración mediante simulación TCAD en modo mixto de las técnicas más pertinentes:** uso de herramientas de simulación para modelar y validar las técnicas seleccionadas en un entorno controlado.
5. **Evaluación práctica de la mejora en seguridad:** análisis de la resistencia mejorada frente a los principales ataques existentes, utilizando ejemplos prácticos y resultados de simulación.
6. **Análisis del coste de implementación:** evaluación en términos de área y consumo energético de las técnicas aplicadas, considerando tanto los beneficios en seguridad como las limitaciones prácticas.

Esta metodología permite al estudiante no solo adquirir un profundo conocimiento teórico de las técnicas de seguridad hardware y los dispositivos DDRFET, sino también desarrollar habilidades prácticas en la simulación y evaluación de estas técnicas, proporcionando un enfoque integral y aplicado a la mejora de la seguridad en circuitos integrados.

Este trabajo fin de grado se enmarca dentro de la cátedra +QCHIP de la Universidad de Granada en colaboración con las empresas colaboradoras en el campo de los semiconductores. El trabajo permite al estudiante desarrollar una investigación teórica/experimental de acuerdo con la finalidad última de la cátedra, que el estudiante complemente su formación obteniendo conceptos y experiencia clave en el ámbito de la electrónica y los semiconductores.

**Tipología:** Resolución de problemas en el ámbito de la ingeniería y la arquitectura.

**Objetivos planteados:**

Los principales objetivos que se plantean son:

- Estudio de las principales técnicas de seguridad hardware.
- Estudio de los dispositivos reconfigurables, especialmente en aquellos de doble dopado.
- Aplicación en circuitos integrados empleando dispositivos DDRFET.

- Evaluación de las mejoras en seguridad y las penalizaciones por su implementación.
- Redacción de una memoria describiendo el trabajo realizado.
- Exposición del trabajo realizado delante de un tribunal universitario.

#### **Bibliografía básica:**

1. Roth. "Fundamentos de diseño lógico", Thomson, 2004
2. Malik. "Circuitos electrónicos: análisis, diseño y simulación", Pearson, 2003
3. Carlos Navarro, Carlos Márquez, Santiago Navarro y Francisco Gámiz, Dual PN Source/Drain Reconfigurable FET for Fast and Low-Voltage Reprogrammable Logic, IEEE Access, 8(2), pp. 132376-132381. DOI:10.1109/ACCESS.2020.3009967
4. Q. Alasad, ACM Transactions on Design Automation of Electronic Systems, 25 (34), 2020.
5. A. Chakraborty, IEEE Trans. on Comp.-Aided Design of Int. Cir. and Sys., pp. 1952-1972, 2020.

#### **Recomendaciones y orientaciones para el estudiante:**

Se recomiendan conocimientos en las siguientes áreas:

- Dispositivos semiconductores.
- Circuitos digitales.

**Plazas:** 1

#### **2. DATOS DEL TUTOR/A:**

**Nombre y apellidos:** CARLOS NAVARRO MORAL

**Ámbito de conocimiento/Departamento:** ELECTRÓNICA

**Correo electrónico:** carlosnm@ugr.es

#### **3. COTUTOR/A DE LA UGR (en su caso):**

**Nombre y apellidos:** LUCA DONETTI

**Ámbito de conocimiento/Departamento:** ELECTRÓNICA

**Correo electrónico:** donetti@ugr.es

#### **4. COTUTOR/A EXTERNO/A (en su caso):**

**Nombre y apellidos:**

**Correo electrónico:**

**Nombre de la empresa o institución:**

**Dirección postal:**

**Puesto del tutor en la empresa o institución:**

#### **5. DATOS DEL ESTUDIANTE:**

**Nombre y apellidos:**

**Correo electrónico:**